

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-090058

(43)Date of publication of application : 10.04.1998

(51)Int.Cl.

G01J 1/44

H01L 27/14

H01L 31/10

(21)Application number : 08-239503

(71)Applicant : HONDA MOTOR CO LTD

(22)Date of filing : 10.09.1996

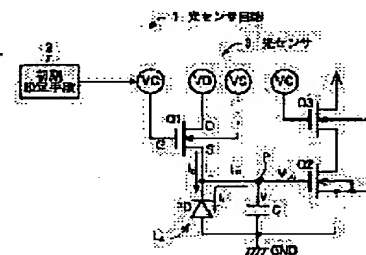
(72)Inventor : ABE HIROSHI  
TAKEBE KATSUHIKO

## (54) PHOTODIODE CIRCUIT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To expand operating range by a method wherein, after a light signal has been detected, the gate voltage of an nMOS transistor is set temporarily to be high, a drain-to-source impedance is lowered and a capacitor which is connected to a detection terminal is charged and discharged.

**SOLUTION:** When a light signal LS is changed over to the standby time from the detectable time, a voltage VG which is sufficiently higher than a drain voltage VD is supplied to the gate G of an nMOS transistor Q1. An impedance across a drain D and a source S is lowered, a capacitor C is charged quickly, and the detection voltage VDO of a sensor detection terminal P is raised to a value close to a power supply VD in a short time. When the light signal is changed over to the detectable time, the drain voltage VD is supplied to the gate G, and the impedance across the drain D and the source S is raised. When the light signal LS and a sensor current ID are very small, the sensor current ID is composed mainly of the discharge current IL of the capacitor C. Consequently, the range of the detection voltage VDO of the very small sensor current ID is expanded, and a dynamic range can be expanded.



## LEGAL STATUS

[Date of request for examination] 26.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Best Available Copy

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平 1 0 - 9 0 0 5 8

(43)公開日 平成10年(1998)4月10日

(51)Int. Cl.<sup>6</sup>

識別記号

FI

G 0 1 J 1/44

G 0 1 J      1/44

E

H O 1 L 27/14

H O 1 L 27/14

$$\mathbf{z}$$

31/10

31/10

**G**

審査請求 未請求 請求項の数 3

OL

(全9頁)

(21)出願番号 特願平8-239503

(71)出願人 000005326

本田技研工業株式会社

東京都港区南青山二丁目1番1号

(22)出願日 平成8年(1996)9月10日

(72)発明者 阿部 宏

神奈川県厚木市恩名457番地 株式会社アドバンスト・サーキット・テクノロジーズ  
内

(72)発明者 武部 克彦

埼玉県和光市中央1丁目4番1号 株式会社  
本田技術研究所内

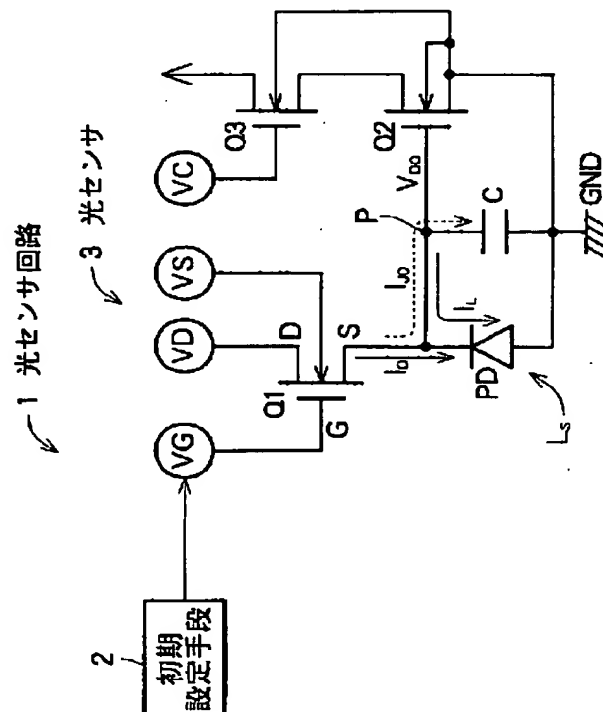
(74)代理人 弁理士 下田 容一郎

(54)【発明の名称】 光センサ回路

(57) 【要約】

【課題】 残像現象の発生を防止し、高感度でダイナミックレンジが広い光センサ回路を提供する。

【解決手段】 タイマ手段4、切替手段5を備えた初期設定手段2と、フォトダイオードPD、このフォトダイオードPDに直列に接続されたnチャネルMOSトランジスタQ1、フォトダイオードPDとnチャネルMOSトランジスタQ1の接続点P（センサ検出端子）にゲートが接続されたnチャネルMOSトランジスタQ2、nチャネルMOSトランジスタQ2と直列に接続されたnチャネルMOSトランジスタQ3、コンデンサCを備えた光センサ3と、から構成する光センサ回路1。



## 【特許請求の範囲】

【請求項 1】 光信号を電流で検出する光-電気変換手段と、この光-電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換する n チャンネル MOS トランジスタとを備え、光信号を検出する光センサ回路において、

光信号を検出した後、前記 n チャンネル MOS トランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたことを特徴とする光センサ回路。

【請求項 2】 光信号を電流で検出する光-電気変換手段と、この光-電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換する p チャンネル MOS トランジスタと、この p チャンネル MOS トランジスタに並列に接続されたスイッチング用の p チャンネル MOS トランジスタとを備え、光信号を検出する光センサ回路において、

光信号を検出した後、前記スイッチング用の p チャンネル MOS トランジスタのゲート電圧を所定時間だけ低い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたことを特徴とする光センサ回路。

【請求項 3】 前記光-電気変換手段のセンサ電流が微小電流の場合には、前記コンデンサの充電電流または放電電流に比例した検出電圧を検出する線形応答領域を備え、前記光-電気変換手段のセンサ電流が大電流の場合には、前記 MOS トランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えることを特徴とする請求項 1 または請求項 2 記載の光センサ回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、照度に応じたセンサ出力を検出する光センサ回路に係り、特にダイナミックレンジが広く、感度が高い光センサ回路に関する。

## 【0002】

【従来の技術】従来の光センサ回路において、照度（光信号）に対応したセンサ電流を検出するフォトダイオード（PD）と、フォトダイオードが検出したセンサ電流に応じて線形特性の検出電圧に変換する抵抗負荷 R とを備え、照度（光信号）をセンサ出力として電圧で検出するものは知られている。

【0003】図 8 に従来の一般的な光センサ回路構成図を示す。図 8 において、一般的な光センサ回路は、フォトダイオード PD、演算増幅器 OP、抵抗器 R を基本構成とし、フォトダイオード PD は光信号  $L_s$  の照度に比例したセンサ電流  $I_o$  に変換し、演算増幅器 OP でセンサ電流  $I_o$  を抵抗器 R を負荷として所定ゲイン増幅し、

センサ電流  $I_o$  に比例したセンサ出力（検出電圧  $V_o$ ）を出力することにより、フォトダイオード PD で検出した光信号  $L_s$  に対応した検出電圧  $V_o$  を線形（リニア）特性で検出する。

【0004】また、従来の光センサ回路において、照度（光信号）に対応したセンサ電流を検出するフォトダイオード（PD）と、フォトダイオードが検出したセンサ電流に応じて対数特性の検出電圧に変換する MOS トランジスタとを備え、照度（光信号）をセンサ出力として電圧で検出するものは知られている。

【0005】図 9 に従来の光センサ回路構成図を示す。図 9 において、従来の光センサ回路 10 は、フォトダイオード PD、このフォトダイオード PD に直列に接続された n チャンネル MOS トランジスタ Q1、フォトダイオード PD と n チャンネル MOS トランジスタ Q1 の接続点 P（センサ検出端子）にゲートが接続された n チャンネル MOS トランジスタ Q2、n チャンネル MOS トランジスタ Q2 と直列に接続された n チャンネル MOS トランジスタ Q3 から構成される。

【0006】また、接続点 P には、フォトダイオード PD、n チャンネル MOS トランジスタ Q1、n チャンネル MOS トランジスタ Q2 およびこれらの部品を相互に接続する配線等によって生じる浮遊容量の合成された等価コンデンサ C、または半導体製造プロセスで形成されたコンデンサ等が接続される。

【0007】フォトダイオード PD は、光信号  $L_s$  を検出し、光信号  $L_s$  の照度に比例したセンサ電流  $I_o$  に変換する。

【0008】n チャンネル MOS トランジスタ Q1 は、フォトダイオード PD の負荷を形成し、フォトダイオード PD で検出したセンサ電流  $I_o$  を電圧に変換してセンサ検出端子 P に検出電圧  $V_o$  を発生する。

【0009】また、n チャンネル MOS トランジスタ Q1 は、センサ電流  $I_o$  が小さな範囲の弱反転状態で対数特性を有する MOS トランジスタ負荷を形成し、フォトダイオード PD で検出したセンサ電流  $I_o$  を対数特性を有する検出電圧  $V_o$  に変換し、センサ電流  $I_o$  が数桁変化しても対数処理を行い、入力に対する出力のダイナミックレンジを広くすることができる。

【0010】n チャンネル MOS トランジスタ Q2 は、出力トランジスタを形成し、検出電圧  $V_o$  をセンサ電流信号として光センサ回路 10 の外部に取り出すために電圧-電流変換を行う。

【0011】n チャンネル MOS トランジスタ Q3 は、n チャンネル MOS トランジスタ Q2 で変換されたセンサ電流信号を外部回路に接続または切断するためのスイッチを形成する。

【0012】次に、従来の光センサ回路 10 の動作について説明する。n チャンネル MOS トランジスタ Q1 のドレイン D およびゲート G は共通の電源 VD（例えば、5

V) に接続されており、光信号  $L_s$  が検出されない状態（フォトダイオード PD が不動作状態）では、電源 VD から n チャンネル MOS トランジスタ Q1 を介して充電電流  $I_J$  がコンデンサ C に流れ、コンデンサ C が充電されてセンサ検出端子 P の検出電圧  $V_o$  は電源 VD に近い所定値までしか上昇せず、この所定値はフォトダイオード PD が光信号  $L_s$  を検出していない初期状態となる。

【0013】なお、初期状態における検出電圧  $V_o$  の所定値は、コンデンサ C が充電されてセンサ検出端子 P の検出電圧  $V_o$  が上昇して電源 VD に近付くにつれて、n チャンネル MOS トランジスタ Q1 のゲート G-ソース S 間の電圧  $V_{gs}$ （ドレイン D-ソース S 間の電圧  $V_{ds}$  と同じ値）が低下し、ドレイン D-ソース S 間のインピーダンスが急激に増加するために充電電流  $I_J$  が減少してしまい、電源 VD より小さな値に設定される。

【0014】光センサ 10 の初期状態から、フォトダイオード PD が光信号  $L_s$  を検出すると、フォトダイオード PD にセンサ電流  $I_p$  が流れ、センサ検出端子 P の検出電圧  $V_o$  は光信号  $L_s$  の増加に対応して n チャンネル MOS トランジスタ Q1 のドレイン D-ソース S 間のインピー

ダンスに対応した対数特性で減少し、所定値よりも低下していく。

【0015】フォトダイオード PD のセンサ電流  $I_p$  は光信号  $L_s$  に比例し、一方、センサ検出端子 P の検出電圧  $V_o$  はセンサ電流  $I_p$  に対数特性を有するドレイン D-ソース S 間のインピーダンスを乗算した値なので、検出電圧  $V_o$  の絶対値を検出することにより、光信号  $L_s$  を検出することができる。

【0016】図 10 に従来の光センサ回路のセンサ電流  $I_p$ -検出電圧  $V_o$  特性図を示す。図 10 において、光センサ回路 10 の初期状態に近い（センサ電流  $I_p = 10^{-12} A$ ）の検出電圧  $V_o$  の所定値は、例えば 4.5 V であり、センサ電流  $I_p$  が 5 桁増加した  $10^{-7} A$ （センサ電流  $I_p = 10^{-7} A$ ）では、検出電圧  $V_o$  は 4.2 V となる。

【0017】このように、従来の光センサ回路 10 は、光信号  $L_s$  の 5 桁（10 万倍）の変化を検出電圧  $V_o$  の 0.3 V の範囲で検出することができるため、光信号  $L_s$  入力に対してダイナミックレンジの広い光センサ回路を構成することができる。

【0018】

【発明が解決しようとする課題】図 8 に示す従来の一般的な光センサ回路は、光信号  $L_s$  に対応した検出電圧  $V_o$  を線形（リニア）特性で検出するため、検出対象とする光信号  $L_s$  のレンジが広範囲（例えば、5 桁）に亘る場合には、検出電圧  $V_o$  が電源電圧で制限されて飽和し、光センサのダイナミックレンジが広くできない課題がある。

【0019】また、図 9 に示す従来の光センサ回路 10 は、フォトダイオード PD が光信号  $L_s$  を検出しなくな

った場合、フォトダイオード PD が遮断され、コンデンサ C には充電電流  $I_J$  が流れてセンサ検出端子 P の検出電圧  $V_o$  は上昇していくが、既に説明した n チャンネル MOS トランジスタ Q1 のドレイン D-ソース S 間のインピーダンスが急激に増加して所定値（図 10 参照）以上は増加しなくなる。

【0020】図 11 に従来の光センサ回路の時間  $t$ -検出電圧  $V_o$  特性図を示す。図 11 において、検出電圧  $V_o$  はフォトダイオード PD が遮断されてから時間経過  $t$  に対して所定値近傍までは急速に増加（検出電圧  $V_o = 4.5 V$  近傍）するが、それ以後は時間  $t$  が長く経過しても検出電圧  $V_o$  は、所定値 4.5 V 以上に増加しなくなる。

【0021】光センサ回路を複数マトリクス状に配置した光センサ・アレーとして表示器に適用する場合、検出電圧  $V_o$  が所定値（4.5 V）に到達する応答時間が遅いため、表示器には長時間の残像として表示される課題がある。

【0022】また、従来の光センサ回路 10 は、図 10 に示すように、光信号  $L_s$  が微小（センサ電流  $I_s = 10^{-12} \sim 10^{-11} A$ ）な範囲でも、検出電圧  $V_o$  は対数特性を示すため、微小光信号  $L_s$  の最小検出レベル値が大き

な値となってセンサ感度が低下する課題がある。

【0023】さらに、従来の光センサ回路 10 は、ノイズに対して n チャンネル MOS トランジスタ Q1 およびコンデンサ C がピークホールド回路を形成し、振幅の大きなノイズレベルを光信号  $L_s$  として誤検出し、信号/雑音比（S/N 比）が低下することによって検知できる照度

の下限を上昇させて感度低下を招く課題がある。

【0024】この発明はこのような課題を解決するためなされたもので、その第 1 の目的は、S/N 比が大きく、微小光信号を検出することができる高感度でダイナミックレンジの広い光センサ回路を提供することにある。

【0025】また、第 2 の目的は、残像現象を発生しない光センサ回路を提供することにある。

【0026】

【課題を解決するための手段】前記課題を解決するためこの発明に係る光センサ回路は、光信号を電流で検出する光-電気変換手段と、この光-電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換する n チャンネル MOS トランジスタとを備え、光信号を検出した後、n チャンネル MOS トランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたことを特徴とする。

【0027】この発明に係る光センサ回路は、光信号を検出した後、n チャンネル MOS トランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコ

10

20

30

40

50

ンデンサの充電または放電を制御する初期設定手段を備えたので、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0028】また、この発明に係る光センサ回路は、光信号を電流で検出する光-電気変換手段と、この光-電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換するpチャネルMOSトランジスタと、このpチャネルMOSトランジスタに並列に接続されたスイッチング用のpチャネルMOSトランジスタとを備え、光信号を検出した後、スイッチング用のpチャネルMOSトランジスタのゲート電圧を所定時間だけ低い値に設定してドレインソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたことを特徴とする。

【0029】この発明に係る光センサ回路は、スイッチング用のpチャネルMOSトランジスタのゲート電圧を所定時間だけ低い値に設定してドレインソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたので、pチャネルMOSトランジスタで構成しても、nチャネルMOSトランジスタで構成した場合と同様に、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0030】さらに、この発明に係る光センサ回路は、光-電気変換手段のセンサ電流が微小電流の場合には、コンデンサの放電電流に比例した検出電圧を検出する線形応答領域を備え、光-電気変換手段のセンサ電流が大電流の場合には、MOSトランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えることを特徴とする。

【0031】この発明に係る光センサ回路は、光-電気変換手段のセンサ電流が微小電流の場合には、コンデンサの放電電流に比例した検出電圧を検出する線形応答領域を備え、光-電気変換手段のセンサ電流が大電流の場合には、MOSトランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えたので、微小光信号を線形応答領域で検出することができ、微小光信号を精度よく検出してダイナミックレンジを広くすることができる。

【0032】

【発明の実施の形態】以下、この発明の実施の形態を添付図面に基づいて説明する。図1はこの発明に係る光センサ回路構成図である。なお、図1の光検出回路は、nチャネルMOSトランジスタを採用し、浮遊容量、または半導体製造プロセスで形成されたコンデンサ等はセンサ検出端子Pと接地(GND)間に配置された場合の構成例を示す。図1において、光センサ回路1は、初期設

定手段2と、光センサ3とから構成する。

【0033】初期設定手段2は、タイマ手段、切替手段で構成し、光センサ3の動作期間と待機期間とで、それぞれ異なる値のゲート電圧VGを光センサ3のnチャネルMOSトランジスタQ1のゲートGに供給するよう構成する。

【0034】図2はこの発明に係る初期設定手段の要部ブロック構成図である。図2において、初期設定手段2は、タイマ手段4、切替手段5を備える。タイマ手段4はタイマ等の計時手段で構成し、光センサ3が光信号Lsを検出可能な時間T1と待機時間T2とを周期T(=T1+T2)としたタイマ信号Tsを切替手段5に提供する。

【0035】切替手段5は、例えば電子スイッチで構成し、タイマ手段4から供給されるタイマ信号Tsに基づいてnチャネルMOSトランジスタQ1のドレイン電圧VD、またはドレイン電圧VDよりも充分高い値の電圧VHを選択し、ドレイン電圧VDまたは電圧VHのいずれかをゲート電圧VGとしてnチャネルMOSトランジスタQ1のゲートGに供給する。

【0036】なお、ゲート電圧VGは、タイマ信号Tsが光信号Lsを検出可能な時間T1にはドレイン電圧VDに設定し、タイマ信号Tsが待機時間T2には電圧VHに設定する。

【0037】図3はこの発明に係る初期設定手段のタイマ信号Tsおよびゲート電圧VGタイムチャートである。図3において、タイマ手段4は、光信号Lsを検出可能な比較的長い時間T1の期間には、例えばHレベルのタイマ信号Tsを出力し、短い待機時間T2の期間にはLレベルのタイマ信号Tsを切替手段5に供給する。

【0038】切替手段5は、Hレベルのタイマ信号Tsが出力される期間(時間T1)には、ドレイン電圧VDを選択してドレイン電圧VDに等しいゲート電圧VGを出力する。

【0039】一方、切替手段5は、Lレベルのタイマ信号Tsが出力される期間(時間T2)には、ドレイン電圧VDよりも充分高い値の電圧VHを選択してゲート電圧VGとして出力する。

【0040】時間T1のドレイン電圧VDおよび時間T2の電圧VHで形成されるゲート電圧VGは周期T(=T1+T2)で繰返して出力し、光センサ3の動作を制御する。

【0041】光センサ3は、光-電気変換手段は、例えばフォトダイオードPDで構成した例をであり、nチャネルMOSトランジスタQ1のゲートGを初期設定手段2に接続する以外は、図9に示す光センサ回路10と全く同じ構成を有する。

【0042】なお、光-電気変換手段は、フォトダイオードの他に、例えばフォトリソトランジスタ、MOSトランジスタ等で構成してもよい。また、光センサ3の出力お

よびスイッチにnチャネルMOSトランジスタQ2、Q3を用いたが、nチャネルMOSトランジスタに限定することなく出力およびスイッチを形成する素子であればよい。

【0043】次に、光センサ回路1の動作について説明する。図3に示す光信号 $L_s$ を検出可能な時間T1から待機時間T2に切り替ると、初期設定手段2からnチャネルMOSトランジスタQ1のゲートGにドレイン電圧VDよりも充分高い電圧VHがゲート電圧VGとして供給されるため、nチャネルMOSトランジスタQ1のドレインD-ソースS間のインピーダンスは低抵抗となつて、コンデンサCは急速に充電され、センサ検出端子Pの検出電圧 $V_{DO}$ は、T2期間内に電源VD（例えば、ドレイン電圧VD=5V）にほぼ等しい値（例えば、4.95V）まで上昇する。

【0044】図4はこの発明に係る光センサ回路の時間t-検出電圧 $V_{DO}$ 特性図である。図4において、検出電圧 $V_{DO}$ （実線表示）は、短時間（1ms以内）の内に電源VD（5V）に限りなく近い値まで上昇する。

【0045】待機期間T2の検出電圧 $V_{DO}$ （実線表示）は、従来の光センサ回路10の検出電圧 $V_D$ （破線表示）よりも高い値（偏差 $\Delta V_D = V_{DO} - V_D$ ）に初期設定される。

【0046】したがって、光信号 $L_s$ を検出可能な時間T1から待機時間T2に切り替ると、検出電圧 $V_{DO}$ は直ちに電源VD（5V）に限りなく近い値まで上昇し、検出電圧 $V_{DO}$ を光信号 $L_s$ の最小検出レベルに対応した値よりも大きな値に設定することができるので、従来の光検出回路のように、検出電圧 $V_D$ の初期設定電圧が低くて光信号 $L_s$ の最小検出レベル範囲内にいることに起因する残像を発生しない。

【0047】また、光信号 $L_s$ を検出可能な時間T1において、コンデンサCの積分作用によってノイズが平均化されるため、ノイズレベルに急峻な変化があっても、光センサ回路1は、ノイズを光信号 $L_s$ として検出しないため、信号／雑音（S/N）比の高いセンサを構成することができる。

【0048】この状態から、図3に示す光信号 $L_s$ を検出可能な時間T1に移行すると、初期設定手段2からnチャネルMOSトランジスタQ1のゲートGにドレイン電圧VDが供給されてドレインD-ソースS間のインピーダンスが高いため、光信号 $L_s$ が微小でセンサ電流 $I_D$ も小さい範囲では、センサ電流 $I_D$ はnチャネルMOSトランジスタQ1から供給される電流よりもコンデンサCから放電される放電電流 $I_L$ が支配的となる。

【0049】したがって、センサ検出端子Pの検出電圧 $V_{DO}$ は、放電電流 $I_L$ に比例して減少し、線形領域を形成する。

【0050】光信号 $L_s$ が増加してフォトダイオードPDのセンサ電流 $I_D$ が増加すると、センサ電流 $I_D$ はMO

SトランジスタQ1から供給される電流が支配的となり、センサ検出端子Pの検出電圧 $V_{DO}$ は、nチャネルMOSトランジスタQ1の負荷特性に対応した対数特性の値を示す対数領域を形成しながら減少する。

【0051】図5はこの発明に係る光センサ回路のセンサ電流 $I_D$ -検出電圧 $V_{DO}$ 特性図である。図5において、検出電圧 $V_{DO}$ は、センサ電流 $I_D$ が微小範囲ではコンデンサCの放電電流 $I_L$ に比例した線形領域を形成し、センサ電流 $I_D$ が大きくなる範囲ではMOSトランジスタQ1の負荷特性に対応した対数領域を形成する。

【0052】なお、nチャネルMOSトランジスタQ1のゲート電圧VGを常時ドレイン電圧VDに設定した従来の光センサ回路は、センサ電流 $I_D$ が微小範囲でも線形領域を形成せず、検出電圧 $V_D$ （破線）で表わされる対数領域を形成する。

【0053】図5において、検出電圧 $V_{DO}$ の非線形領域から線形領域への切り替わりは、フォトダイオードPDに流れるセンサ電流 $I_D$ とnチャネルMOSトランジスタQ1に流れる電流が等しくなった点（図5ではセンサ電流 $I_D = 10^{-11}$ Aに相当）であり、この電圧を負荷を形成するnチャネルMOSトランジスタQ1の負荷MOS制限電圧と呼ぶ。

【0054】なお、図1に示す光センサ回路1は、通常マトリクス状に複数配置した表示アレーとして表示器に適用するものである。

【0055】したがって、本発明の光センサ回路は、従来の光センサ回路と比較して微小センサ電流 $I_D$ 領域で検出電圧 $V_{DO}$ の変化が大きいため、微小光信号 $L_s$ に対する検出分解性能が高く、センサの感度を高くすることができる。

【0056】また、微小センサ電流 $I_D$ の検出電圧 $V_{DO}$ の範囲を広くすることができるので、ダイナミックレンジを広くすることができる。

【0057】さらに、ノイズを平均化することができるので、S/N比を高くすることができる。

【0058】図6はこの発明に係るnチャネルMOSトランジスタを用いた光センサ回路の別要部構成図である。なお、図6の光検出回路は、浮遊容量、または半導体製造プロセスで形成されたコンデンサ等はセンサ検出端子Pと電源（VD）間に配置された場合の構成例を示す。

【0059】図3に示す光信号 $L_s$ を検出可能な時間T1から待機時間T2に切り替ると、nチャネルMOSトランジスタQ1はオン状態となってドレインD-ソースS間のインピーダンスは低抵抗値となるため、コンデンサC1からnチャネルMOSトランジスタQ1のドレインD-ソースSを介して放電電流 $I_{HO}$ が流れ、検出電圧 $V_{DO}$ は図4に示す特性と同様に、電源VD（例えば、ドレイン電圧VD=5V）にほぼ等しい値（例えば、4.95V）まで上昇する。

【0060】この状態から検出可能な時間 $T_1$ （図3参照）に切り替ると、センサ電流 $I_o$ が微小な線形領域では、コンデンサ $C_1$ を介してフォトダイオードPDに流れる充電電流 $I_L$ が支配的となり、センサ電流 $I_o$ が大きな非線形領域では、 $n$ チャネルMOSトランジスタ $Q_1$ を流れる電流が支配的となって図5の特性となる。

【0061】このように、コンデンサ $C_1$ をセンサ検出端子Pと電源（VD）間に配置しても、図1のコンデンサ $C$ をセンサ検出端子Pと接地（GND）間に配置した光センサ回路1と同様な特性が得られる。

【0062】図7はこの発明に係る $p$ チャネルMOSトランジスタを用いた光センサ回路の要部構成図である。なお、図7の光センサ回路は、図1に示す光センサ回路1の $n$ チャネルMOSトランジスタ $Q_1$ に代えて2個の $p$ チャネルMOSトランジスタ $Q_5$ 、 $Q_6$ で構成した点、および図1に示す初期設定手段2のゲート電圧 $V_G$ を電圧 $V_H$ に代えて低い値の電圧 $V_L$ に変更した点が異なる。

【0063】図7において、フォトダイオードPDの負荷を形成する $p$ チャネルMOSトランジスタ $Q_5$ と、 $p$ チャネルMOSトランジスタ $Q_5$ に並列に接続されたスイッチング用の $p$ チャネルMOSトランジスタ $Q_6$ で、図1に示す $n$ チャネルMOSトランジスタ $Q_1$ に相当する負荷を形成し、スイッチング用の $p$ チャネルMOSトランジスタ $Q_6$ のゲート $G$ には、初期設定手段2からソース電圧に相当する電圧 $V_D$ 、または充分低い電圧 $V_L$ をゲート電圧 $V_G$ として選択的に供給する。

【0064】例えば、図3に示す光信号 $L_s$ を検出可能な時間 $T_1$ には、ソース電圧に相当する電圧 $V_D$ を供給して $p$ チャネルMOSトランジスタ $Q_6$ をオフ状態に保ち、待機時間 $T_2$ には、ドレイン電圧よりも充分低い電圧 $V_L$ を供給して $p$ チャネルMOSトランジスタ $Q_6$ をオン状態に保つ。

【0065】したがって、光信号 $L_s$ を検出可能な時間 $T_1$ 間には、 $p$ チャネルMOSトランジスタ $Q_5$ は図1の $n$ チャネルMOSトランジスタ $Q_1$ と同様に対数特性を有する負荷を形成し、待機時間 $T_2$ には、 $p$ チャネルMOSトランジスタ $Q_6$ がオンとなりソース $S$ －ドレイン $D$ 間のインピーダンスは低抵抗となるので、図1の光センサ回路1と同じ特性を実現することができる。

【0066】このように、 $p$ チャネルMOSトランジスタで構成しても、 $n$ チャネルMOSトランジスタで構成した場合と同様に、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0067】また、図7において、コンデンサ $C$ の配置を図6に示すように、コンデンサ $C_1$ をセンサ検出端子Pと電源（VD）間に配置しても、同様な特性を実現することができる。

【0068】

【発明の効果】このように、この発明に係る光センサ回路は、光信号を検出した後、 $n$ チャネルMOSトランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン－ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたので、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0069】また、この発明に係る光センサ回路は、スイッチング用の $p$ チャネルMOSトランジスタのゲート電圧を所定時間だけ低い値に設定してドレイン－ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたので、 $p$ チャネルMOSトランジスタで構成しても、 $n$ チャネルMOSトランジスタで構成した場合と同様に、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0070】また、この発明に係る光センサ回路は、光－電気変換手段のセンサ電流が微小電流の場合には、コンデンサの放電電流に比例した検出電圧を検出する線形応答領域を備えるとともに、光－電気変換手段のセンサ電流が大電流の場合には、MOSトランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えたので、微小光信号を線形応答領域で検出することができ、微小光信号を精度よく検出してダイナミックレンジを広くすることができる。

【0071】さらに、この発明に係る光センサ回路は、コンデンサの積分作用によってノイズを平均化できるので、信号／雑音（S/N）比を向上することができ、検知できる照度の下限をより低下させて高感度化を実現することができる。

【0072】よって、S/N比が高く、残像現象の発生を防止し、高感度でダイナミックレンジが広い光センサ回路を提供することができる。

【図面の簡単な説明】

【図1】この発明に係る $n$ チャネルMOSトランジスタを用いた光センサ回路構成図

【図2】この発明に係る初期設定手段の要部ブロック構成図

【図3】この発明に係る初期設定手段のタイマ信号 $T_s$ およびゲート電圧 $V_G$ タイムチャート

【図4】この発明に係る光センサ回路の時間 $t$ －検出電圧 $V_{DO}$ 特性図

【図5】この発明に係る光センサ回路のセンサ電流 $I_o$ －検出電圧 $V_{DO}$ 特性図

【図6】この発明に係る $n$ チャネルMOSトランジスタを用いた光センサ回路の別要部構成図

10

20

30

40

50

11

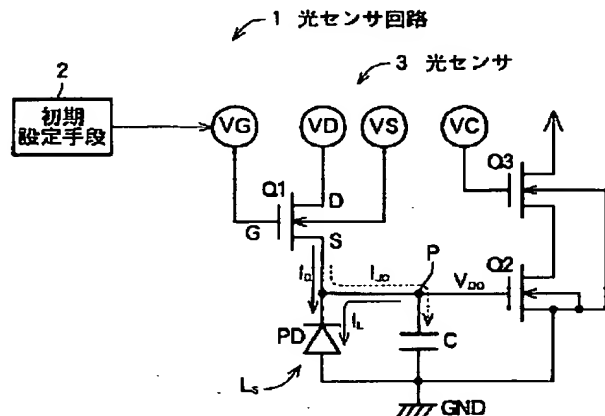
【図7】この発明に係るpチャネルMOSトランジスタを用いた光センサ回路の要部構成図

【図8】従来の一般的な光センサ回路構成図

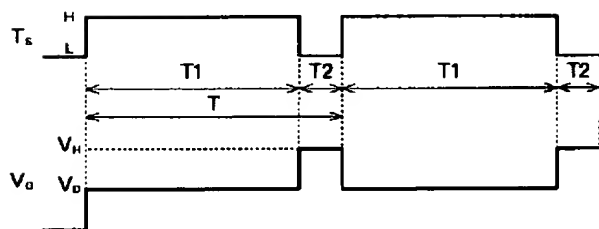
【図9】従来の光センサ回路構成図

【図10】従来の光センサ回路のセンサ電流 $I_D$ -検出電圧 $V_D$ 特性図

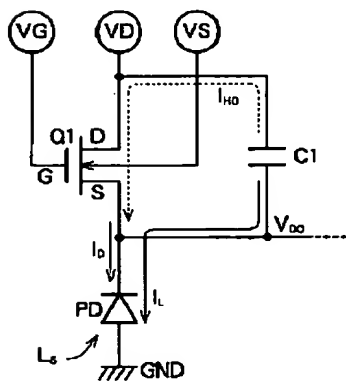
【図1】



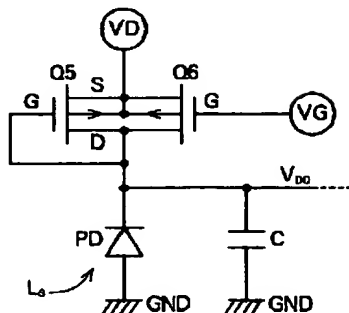
【図3】



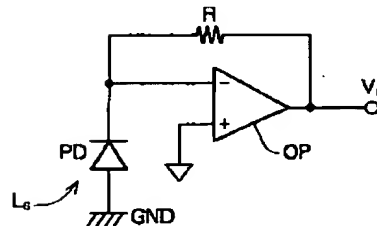
【図6】



【図7】



【図8】



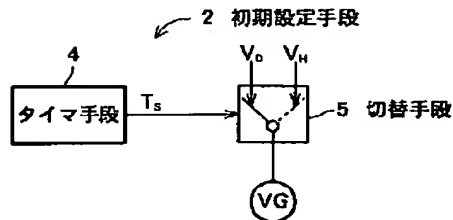
12

【図11】従来の光センサ回路の時間 $t$ -検出電圧 $V_D$ 特性図

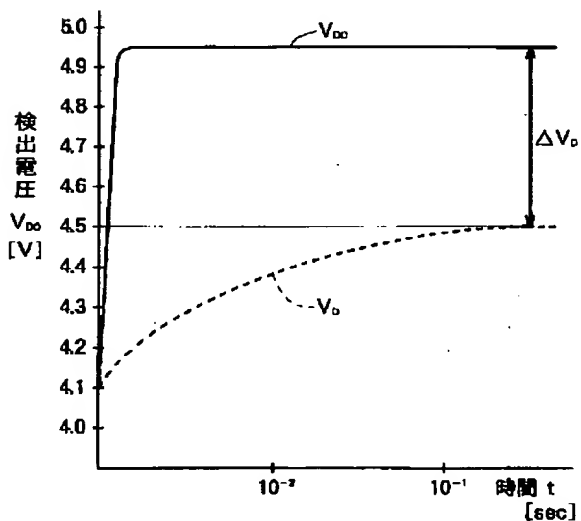
【符号の説明】

1…光センサ回路、2…初期設定手段、3…光センサ、4…タイマ手段、5…切替手段。

【図2】

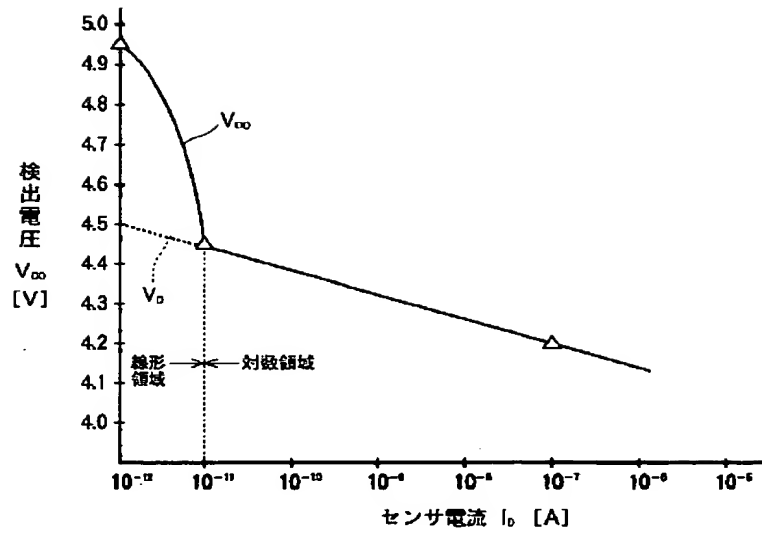


【図4】

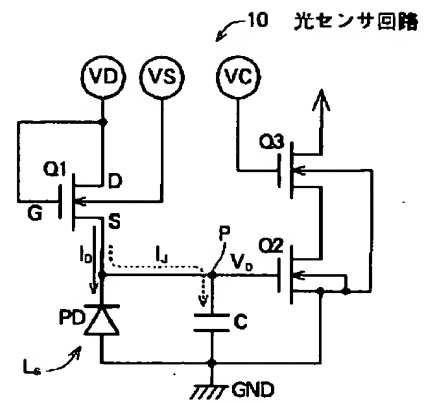




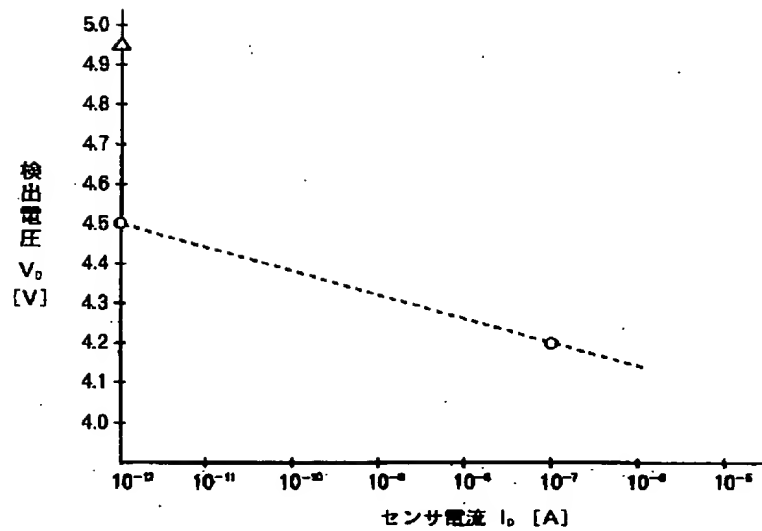
【図5】



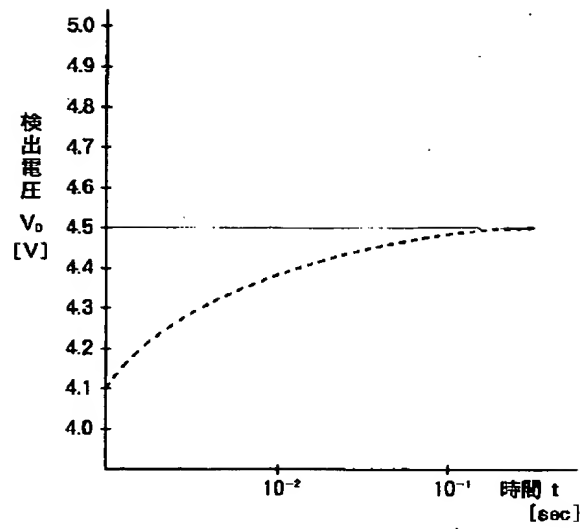
【図9】



【図10】



【図 11】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**